

(1) Japanese Patent Application Laid-Open No. 2001-238452:  
“CONVERTER CIRCUIT”

The following is an extract relevant to the present application.

The present invention relates to a circuit for converting AC power into DC power, and particularly to a converter circuit having a high power factor controlled such that a harmonic component contained in an input current is reduced by using a pulse width modulation technique.

The present invention includes the following steps: (1) A control circuit 10 into which an output of a photocoupler 11 for detecting an input voltage polarity is input estimates a zero-cross timing or the like of a power supply voltage and detects an output voltage for each zero-crossing or voltage peak to execute voltage control calculation, so that voltage control calculation frequency is lowered; (2) Voltage control calculation frequency is lowered by detecting an output voltage in the timings delayed by 45 degrees and by 135 degrees from the zero-crossing to execute the voltage control calculation; (3) A fault of smoothing means is determined when a difference exceeds a constant value by detecting an output voltage in the timings delayed by 45 degrees and by 135 degrees from the zero-crossing; and (4) When switching operations of two arms are switched at the zero-crossing, the “off” operation is conducted with priority in the side which should be set off, and the remaining arm is set “on” with the timing of the next calculation timing.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-238452

(P2001-238452A)

(43) 公開日 平成13年8月31日 (2001.8.31)

(51) Int.Cl.<sup>7</sup>

H 0 2 M 7/12

識別記号

F I

H 0 2 M 7/12

テ-マコード (参考)

P 5 H 0 0 6

B

C

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願2000-45501 (P2000-45501)

(22) 出願日 平成12年2月23日 (2000.2.23)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 土山 吉朗

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 松城 英夫

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

最終頁に続く

(54) 【発明の名称】 コンバータ回路

(57) 【要約】

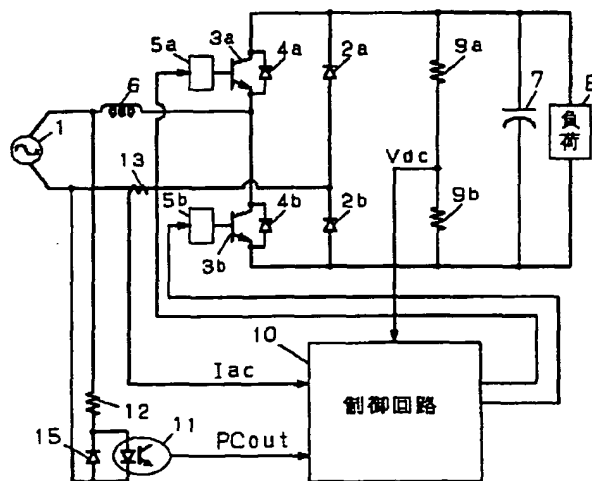
【課題】 PWMコンバータで、広範囲で高力率を得る為にデジタル制御回路を使用する場合に、主回路電流の通過素子数を減らし、回路損失を低減し、効率向上を目指すには、演算量が膨大になる。

【解決手段】 (1) 入力電圧極性検出用フォトカプラ11の出力を入力した制御回路10で、電源電圧のゼロクロスタイミング等を推定し、ゼロクロスもしくは電圧ピーク毎に出力電圧を検出して電圧制御演算を行ない、電圧制御演算の頻度を下げる。

(2) ゼロクロスより45度と135度遅れたタイミングで出力電圧を検出して電圧制御演算を行い、電圧制御演算の頻度を下げる。

(3) ゼロクロスより45度と135度遅れたタイミングで出力電圧を検出し、その差が一定以上になれば、平滑手段の異常とする、

(4) ゼロクロスで2つのアームのスイッチング動作を切り替えるときに、OFFすべき側を優先してOFF動作を行い、次の演算タイミングで残りのアームをONする。



## 【特許請求の範囲】

【請求項 1】 交流電源もしくは、交流電源を整流した回路に接続されたリアクトルと、そのリアクトルに対して、リアクトルを経由した一端とリアクトルを経由しない一端とをスイッチング素子にて短絡することにより前記リアクトルに電流を充電せしめ、前記スイッチング素子をオフすることにより前記リアクトルに充電された電流をダイオードを介して出力させる動作を離散時間的に制御する手段とを備えた昇圧型の PWM コンバータ回路であって、前記制御手段においては、前記 PWM コンバータ回路の出力電圧  $V_{dc}$  を検出する直流電圧検出手段と、出力電圧の設定直流電圧  $V_{dc*}$  が等しくなるように、前記 PWM デュティを変調するものであって、前記、前記 PWM コンバータ回路の出力電圧  $V_{dc}$  を検出する直流電圧検出手段の出力検出と、前記出力電圧の設定直流電圧  $V_{dc*}$  の検出と、2つの検出結果に基づく PWM デュティ変調の演算が、前記交流電源電圧のゼロクロスタイミングもしくは電圧ピークタイミングの少なくとも一方のタイミングと略同じに動作することを特徴とするコンバータ回路。

【請求項 2】 請求項 1 記載の昇圧型の PWM コンバータ回路であって、制御手段においては、前記 PWM コンバータ回路の出力電圧  $V_{dc}$  を検出する直流電圧検出手段と、出力電圧の設定直流電圧  $V_{dc*}$  が等しくなるように、前記 PWM デュティを変調するものであって、前記、前記 PWM コンバータ回路の出力電圧  $V_{dc}$  を検出する直流電圧検出手段の出力検出と、前記出力電圧の設定直流電圧  $V_{dc*}$  の検出と、2つの電圧検出結果に基づく PWM デュティ変調の演算が、前記交流電源電圧のゼロクロスタイミングから電源周波数に対して  $4.5 \text{ deg}$  ずれたタイミングと  $13.5 \text{ deg}$  ずれたタイミングに略同時に動作することを特徴とするコンバータ回路。

【請求項 3】 請求項 2 記載のコンバータ回路であって、前記出力電圧  $V_{dc}$  検出結果を 2 回数ずつ加算平均し、平均結果に基づき、電源周波数と同一周波数で同期したタイミングで、PWM デュティ演算を実行することを特徴とするコンバータ回路。

【請求項 4】 出力電圧を平滑する平滑手段とを備えた請求項 2 もしくは 3 記載の昇圧型の PWM コンバータ回路であって、前記 2 種類のタイミングにおける検出した直流電圧の差が一定以上になったときには、出力電圧の平滑手段の動作異常として、警報もしくは動作停止を行なうことを特徴とするコンバータ回路。

【請求項 5】 交流電源に接続されたリアクトルと、そのリアクトルに接続され、高速ダイオード及び整流ダイオード及びそれに並列に接続されたスイッチング素子を有する PWM コンバータ回路、もしくは、前記リアクトルに接続され、高速ダイオードを逆方向に並列接続した 2 組のスイッチング素子により構成される第一のアームともう一端の交流電源に対しては 2 組の整流ダイオード

による第二のアームとで構成された昇圧型の PWM コンバータ回路であって、前記交流電源の電圧極性に基づき、前記 2 つのスイッチング素子のうち的一方をパルス幅変調にて駆動し、前記交流電源の電圧極性の変化時には、それまでパルス幅変調駆動を行なっていたスイッチング素子を OFF し、その後、もう一方のスイッチング素子のパルス幅変調を開始することを特徴とするコンバータ回路。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、交流電力を直流電力に変換する回路に関するものであり、パルス幅変調技術を用いて、入力電流に含まれる高調波成分が少なくなるように制御される高効率なコンバータ回路に関するものである。

【0002】

【従来の技術】 従来、電源高調波歪みを抑制し効率改善の機能を有する電源装置は、交流入力電流が正弦波状となるよう制御する昇圧コンバータ回路を具備している。

例えば、特開昭 63-224698 号公報等に述べられているように、特に単相入力電源では回路構成が簡単なことから入力電圧を整流後、昇圧コンバータ回路で入力電流を制御している。この従来技術は、図 11 に示すような構成となる。すなわち、交流電源 1 を一旦整流ダイオード回路 102a、102b、102c、102d で整流後、リアクトル 106 とスイッチング素子 103 とダイオード 104 と平滑コンデンサ 7 で構成された昇圧コンバータ回路で直流電源を作り、負荷 8 に供給するものである。

【0003】 図 12 は、図 11 の回路を制御する制御回路 110 の制御ブロック図である。図 12 において、比較手段 137 において設定直流電圧  $V_{dc*}$  と図 11 の抵抗 9a、9b より得られた実際の直流電圧  $V_{dc}$  との誤差  $V_{err}$  を得て、補償フィルタ 132 を経由して、図 11 の抵抗 111a、111b により得られた整流出力  $|V_{ac}|$  を乗算器 131 に入力し、設定電流情報  $|I_{ac*}|$  を得る。この  $|I_{ac*}|$  は、図 11 の抵抗 113 の両端電圧で検出された実際の入力電流情報  $|I_{ac}|$  と比較手段 138 で比較され、その誤差情報  $|I_{ac}|_{err}$  が得られ、補償フィルタ 133 に送られる。補償フィルタ 133 では入力電流波形制御が安定になるためのフィルタ演算が行われる。補償フィルタ 133 の出力は比較器 134 に送られ、発振器 135 からの出力信号と比較され、パルス幅変調信号 PWMout となる。パルス幅変調信号 PWMout は図 11 においてゲート駆動回路 105 を経てスイッチング素子 103 を駆動制御する。

【0004】 また、図 13 は、図 11 の回路における電力の通過素子である整流ダイオードの数を減少させた回路であり、昇圧型 PWM コンバータによるものである。交流電源 1 はリアクトル 206 を経由して下アームがス

## 3

スイッチング素子3a、3bと整流ダイオード2a、2bで構成され、上アームが高速ダイオード4a、4bで構成された整流ブリッジ回路に入力される。整流ブリッジ回路の出力には、図11の場合と同様に、平滑コンデンサ7、負荷8および出力電圧検出用の抵抗9a、9bが接続されている。また、入力電流波形の検出のために、電流センサ213が具備され、また入力電圧波形の検出のためトランス211が具備されている。図11の場合と同様の入力電流波形情報 $|I_{ac}|$ を得るためにダイオードブリッジ回路251a、251b、251c、251dが設けられ、その結果が制御回路110に送られる。同様に、図11の場合と同様の入力電圧波形情報 $|V_{ac}|$ を得るためにダイオードブリッジ回路212a、212b、212c、212dが設けられ、その結果が制御回路110に送られる。制御回路110の処理構成は図12と同じである。

【0005】

【発明が解決しようとする課題】しかしながら、従来技術のうち前者では、交流電源の出力を一旦整流ダイオード回路で整流したのち昇圧コンバータ回路を動作させていたため、回路上、主回路電流の通過素子数が多くなり、基本的な損失が多くなるという課題を有している。

【0006】また、従来技術の後者では、主回路電流の通過素子数は減るものの、入力電圧波形検出や入力電流波形の検出が複雑かつ大型になる。この検出が複雑になるために、検出のための消費電力なども無視できなくなる。

【0007】特に、直流出力電圧には電源周波数の2倍の周波数の変動成分があり、変動成分が干渉しないように平均電圧を一定に保ちながら高力率を得る方法も簡単に実現できる方法が開示されていない。

【0008】本発明は、従来のコンバータ回路のこのような課題を考慮し、特に広範囲で高力率を得るべくデジタル制御回路を使用する場合に、回路上、主回路電流の通過素子数を減らし、回路損失を低減し、効率向上を目指すコンバータ回路を提供することを目的とするものである。

【0009】

【課題を解決するための手段】請求項1から3までの本発明は、単相PWMコンバータ回路において、出力電圧の制御を簡便にする方法を提供するものであり、以下に示す手段で構成する。

(1) 出力電圧の制御演算の頻度を減らすために、交流入力電源の電圧ゼロクロスを検出もしくは推定する手段を有し、前記PWMコンバータ回路の出力電圧 $V_{dc}$ を検出する直流電圧検出手段と、出力電圧の設定直流電圧 $V_{dc*}$ が等しくなるように、前記PWMデュティを変調するものであって、前記PWMコンバータ回路の出力電圧 $V_{dc}$ を検出する直流電圧検出手段の出力検出と、前記出力電圧の設定直流電圧 $V_{dc*}$ の検出と、2つの検出結果

## 4

に基づくPWMデュティ変調の演算が、前記交流電源電圧のゼロクロスタイミングもしくは電圧ピークのタイミングの少なくとも一方のタイミングにて略同時に動作する。

(2) 出力電圧の制御演算の頻度を減らすとともに、中間コンデンサの容量不足による電圧リップルの影響をキャンセルするために、前記、前記PWMコンバータ回路の出力電圧 $V_{dc}$ を検出する直流電圧検出手段の出力検出と、前記出力電圧の設定直流電圧 $V_{dc*}$ の検出と、2つの電圧検出結果に基づくPWMデュティ変調の演算が、前記交流電源電圧のゼロクロスタイミングから電源周波数に対して45degずれたタイミングと135degずれたタイミングに略同時に動作するまた、請求項4の本発明は、単相PWMコンバータ回路において、平滑手段である中間コンデンサの容量低下などに対する検出機能を設けるもので、

(3) 出力電圧の制御演算の頻度を減らすとともに、中間コンデンサの容量不足による電圧リップルの影響をキャンセルするために、交流入力電源の電圧ゼロクロスを検出もしくは推定する手段を有し、前記PWMコンバータ回路の出力電圧 $V_{dc}$ を検出する直流電圧検出手段と、出力電圧の設定直流電圧 $V_{dc*}$ が等しくなるように、前記PWMデュティを変調するものであって、前記、前記PWMコンバータ回路の出力電圧 $V_{dc}$ を検出する直流電圧検出手段の出力検出と、前記出力電圧の設定直流電圧 $V_{dc*}$ の検出と、2つの電圧検出結果に基づくPWMデュティ変調の演算が、前記交流電源電圧のゼロクロスタイミングから電源周波数に対して45degずれたタイミングと135degずれたタイミングに同期して動作させるとともに、2つの電圧検出結果の差を求め、差が一定以上になったときには、出力電圧の平滑手段の動作異常として、警報もしくは動作停止を行なう。また、請求項5の本発明は、単相PWMコンバータ回路において、低順方向電圧降下の整流ダイオードとファーストリカバリ性能を有する高速ダイオードの2種類のダイオードとスイッチング素子を用いてパルス幅変調制御するように構成され、以下の手段により構成される。

(4) 前記交流電源の電圧極性に基づき、前記2つのスイッチング素子のうちの一方をパルス幅変調にて駆動し、前記交流電源の電圧極性の変化時には、それまでパルス幅変調駆動を行っていたスイッチング素子をOFFし、その後、もう一方のスイッチング素子のパルス幅変調を開始する

【0010】

【発明の実施の形態】以下に、本発明をその実施の形態を示す図面に基づいて説明する。

【0011】図1は、本発明にかかる第1の実施の形態のコンバータ回路を示す構成図である。図1において、交流電源1の出力端からチョーク6を経由して、スイッチング素子3aと高速ダイオード4aの並列接続による

上アームと、スイッチング素子 3 b と高速ダイオード 4 b の並列接続による下アームに接続されている。一方、交流電源 1 のもう一方の出力端は、整流ダイオード 2 a、2 b に接続されており、これらの回路接続によりブリッジ回路を構成している。ブリッジ回路の出力には平滑コンデンサ 7、負荷 8、及び抵抗 9 a、9 b からなる出力電圧検出回路が接続されている。また、交流電源 1 には、電流センサ 1 3 と、抵抗 1 2 およびフォトカプラ 1 1 からなる電圧極性検出回路が接続されている。フォトカプラ 1 1 の一次側に並列接続されたダイオード 1 5 は

フォトカプラ 1 1 の保護用である。電流センサ 1 3 の出力と、電圧極性検出回路はフォトカプラ 1 1 の二次側からそれぞれ制御回路 1 0 に検出情報を入力する。制御回路 1 0 は、入力電流の絶対値情報  $|I_{ac}|$  と、電圧極性情報  $P_{Cout}$ 、直流電圧  $V_{dc}$  に基づき、スイッチング素子 3 a、3 b の適切なパルス幅変調出力  $PWM_{out}$  を算出し、振り分け手段 4 0 を経由して、それぞれのスイッチング素子の駆動制御回路 5 a、5 b に出力する。

【0012】次に制御回路 1 0 の概要について、図 2 を用いて説明する。図 1 でのフォトカプラ 1 1 の出力  $P_{Cout}$  は正弦波発生手段 3 6 に入力され、正弦波の絶対値を再生し、乗算器 3 1 に入力される。正弦波発生手段 3 6 の動作は後述する。一方、直流電圧出力の設定値  $V_{dc}^*$  と実際の直流電圧  $V_{dc}$  との差である電圧誤差信号  $Ver$  が加減算器 3 7 にて求められ、補償フィルタ 3 2 に入力される。補償フィルタ 3 2 では、直流電圧制御系が安定動作するための補償演算を行う。補償演算内容は後述する。補償フィルタ 3 2 の結果は乗算器 3 1 に送られ、正弦波絶対値との乗算を行う。乗算結果は入力電流指令値  $|I_{ac}|^*$  となり、入力電流相当値  $|I_{ac}|$  と加減算器 3 8 にて比較され、入力電流誤差情報  $|I_{ac}|_{err}$  を得る。直流電圧  $V_{dc}$  を設定値  $V_{dc}^*$  に一致させるための演算の詳細については後述する。

【0013】入力電流相当値  $|I_{ac}|$  は、電流センサ 1 3 と折り返し手段 3 9 を経由して得られたものである。入力電流相当値が得られるまでのプロセスについては後述する。入力電流誤差情報  $|I_{ac}|_{err}$  は補償フィルタ 3 3 に送られ、入力電流制御系が安定に動作するための補償演算を行う。補償フィルタ 3 3 の結果は比較器 3 4 に送られ、発振器 3 5 の出力と比較されてパルス幅変調信号  $PWM_{out}$  を得る。パルス幅変調信号  $PWM_{out}$  は、振り分け手段 4 0 を経由して、図 1 のスイッチング素子駆動制御回路 5 a、5 b に送られて、スイッチング素子 3 a、3 b を駆動する。

【0014】また、これらすべての演算は、発振器 3 5 の出力に同期して行うことにより、タイミング管理を容易にしている。発振器 3 5 の周波数は、スイッチング素子 3 a、3 b によるスイッチング周波数となるので、リアクトル 6 での電流リップルによる電磁音が聞こえないように 20 kHz 程度あるいはそれ以上の周波数値が採用

される。

【0015】図 3、図 4 は、図 2 の正弦波発生手段 3 6 の動作を示した波形図である。図 3 の波形図は入力電源電圧  $V_{ac}$  とフォトカプラ出力  $P_{Cout}$  との関係を示したものである。入力電源電圧が所定の値を超えると、フォトカプラ 1 1 が ON し、 $P_{Cout}$  が Hi レベルとなる。図 3 で明らかなように、Hi レベルの期間と Lo レベルの期間とは同じとは限らない。Hi レベル期間と Lo レベル期間とを等しくするには、抵抗 1 2 を小さくしてフォトカプラ 1 1 の一次側の電流を増加する必要がある。しかしながら、これは現実的には消費電力を増加させてしまい、主回路の損失を減少させる目的に矛盾をきたす。Hi レベル期間と Lo レベル期間の一致しないフォトカプラ出力  $P_{Cout}$  を制御回路 1 0 に入力し、制御回路 1 0 では  $P_{Cout}$  信号の立ち上がり時刻、 $t_{on}(1)$ 、 $t_{on}(2)$ 、... および立ち下がり時刻  $t_{off}(1)$ 、 $t_{off}(2)$ 、... を計測する。制御回路では、例えば、立ち上がり時刻の間隔を求めると、入力電源の周期  $t_{ac}$  となる。すなわち入力電源の周波数を知ることができる。電源周波数は一般に 50 Hz もしくは 60 Hz であるので、周期は 20 ms もしくは 16.7 ms となり、スイッチング周波数の周期 50  $\mu$ s で 400 カウントもしくは 333 カウント程度になり、計測誤差などの影響があっても、容易に弁別することができる。同様のことは立ち下り時刻の間隔を用いても行える。

【0016】このようにして得られた電源周波数値は、スイッチング周期毎にどれだけ電源位相が進んだかを算出する。すなわち、スイッチング周期毎に 50 Hz の場合には 360/400 度ずつ進めていけばよく、60 Hz の場合は 360/333 度ずつ進めていけばよい。更に又、負荷として脈動トルクを有するものをモータで駆動するときなどに、モータ回転数と電源周波数との干渉ポイントを回避するのにも用いられる。

【0017】図 4 は、図 3 と同じ波形図から、電源電圧のゼロクロス時刻の算出方法を示すものである。図 4 から明らかなように、 $P_{Cout}$  の立ち上がり時刻  $t_{on}(1)$  と立ち下がり時刻  $t_{off}(1)$  との中間時刻  $t_p$  は電源電圧のピーク時刻になる。したがって、ピーク時刻  $t_p$  から 90 度 ( $t_{ac}/4$ ) 遅れの時刻が立ち下がりのゼロクロス時刻であり、ピーク時刻  $t_p$  から 270 度 ( $3 \cdot t_{ac}/4$ ) 遅れの時刻が立ち上がりのゼロクロス時刻になる。このゼロクロス時刻を用いて正弦波テーブルのゼロを読み出すタイミングが決定できる。

【0018】このようにして得られたゼロクロス時刻は正弦波発生に用いられるとともに、図 1 のスイッチング素子 3 a、3 b のいずれを用いるかの判断にも用いられる。すなわち、フォトカプラ 1 1 の ON が含まれている 180 度期間の場合には、下アーム側のスイッチング素子 3 b をスイッチングする必要があり、フォトカプラ 1 1 の OFF が含まれていない 180 度期間の場合には、

上アーム側のスイッチング素子 3a をスイッチングする必要がある。また、スイッチングに用いられない期間はそれぞれのスイッチング素子は OFF となる。図 2 では、正弦波発生手段 36 の出力として振り分け手段 40 に入力して、PWMout 信号から 2 つのスイッチング素子用の制御信号を発生させている。振り分けの詳細は後述する。

【0019】図 5 は、実際の直流電圧  $V_{dc}$  と入力電圧波形  $V_{ac}$  との関係を示す波形図である。 $V_{ac}$  は単相の交流であり、電圧波形が正弦波であっても、その電力  $P_{ac}$  は電源周波数の 2 倍の周波数のリップルを有しているため、出力電圧  $V_{dc}$  を完全に一定にすることは、電解コンデンサ 7 の容量を無限大にしないと困難である。また逆に、無理やり  $V_{dc}$  を一定電圧にしようとすると、入力電圧波形が正弦波ではなくなり、本来の目的である電力の有効利用が実現できない。したがって、 $V_{dc}$  にリップルを許容して、その平均電圧  $V_{dcAV}$  を設定電圧  $V_{dc*}$  に近づけることになる。しかしながら、 $V_{dc}$  にリップルがあると、図 2 の乗算器 31 の出力である電圧指令  $|I_{ac}|*$  がゆらぐため、あらかじめ  $V_{dc}$  検出値に含まれているリップル成分をフィルタ演算で除去する方法が採用されていた。このフィルタ演算は、電源周波数の 2 倍成分を十分小さくするために、一般には、カットオフ周波数を非常に低い周波数に設定している。このため、電圧制御系に変動があった場合の過渡応答が悪化する、あるいは、デジタル計算機でフィルタ演算を行う場合には演算桁数が多く必要とする、などの課題があった。

【0020】図 5 の波形において、入力電圧  $V_{ac}$  のゼロクロス時刻の出力電圧  $V_{dc}$  はリップルの中心値になっているので、このタイミングのみを抽出することにより、平均化演算処理を行うことなく出力電圧  $V_{dc}$  の平均値を得ることができる。つまり、演算回数は電源周波数の 2 倍のみでありながら、その周波数を除去するフィルタ演算を不要にでき、演算に要する負荷を大きく軽減できる。

【0021】以下、図 6 を用いて、出力電圧制御に関する制御操作手順を説明する。図 6 の処理は、ゼロクロス時刻ごとに開始されるものとする。処理 61 において、出力電圧  $V_{dc}$  および設定値  $V_{dc*}$  を制御回路 10 に読み込み、その誤差  $V_{dcerr}$  を算出する。この処理は図 2 の加減算器 37 に相当する。続いて処理 62 において制御の補償演算を行う。補償演算としては、誤差に「比例」したもの、誤差を「積分もしくは累積加算」したものとの和などが用いられる。この処理は図 2 の補償演算手段 32 に相当する。なお、図 5 から明らかなように、入力電圧波形のゼロクロス時刻以外に電圧のピーク（正負とも）時刻に検出を行っても同様のことが実現できる。また、ゼロクロス時刻と電圧ピーク時刻とで同じように行っても同様のことが実現できる。

【0022】図 7 は、図 5、図 6 で説明した方法とは異

なる別の実施例による直流電圧の検出および制御方法の原理を示すものである。図 7 では、ゼロクロス時刻から、45 度遅れたタイミングおよび 135 度遅れたタイミングに注目すると、直流電圧  $V_{dc}$  の最も高いところと最も低いところがある。この 2 種類の値を交互に入力し、加算平均していくことにより、やはりフィルタ演算をしないで直流電圧の平均値を得ることができる。さらにこの方法では、直流電圧の変動幅も把握でき、例えばコンデンサ 7 の容量が少なくなっているなどの異常検出も可能である。45 度および 135 度のタイミングは図 3、図 4 に示した方法から求めることができる。

【0023】図 8 は、図 7 に示した検出方法での制御操作手順の一例を示すものである。これらの処理は、ゼロクロス時刻より 45 度および 135 度遅れたタイミングごとに行われるものとする。処理 81 において、出力電圧  $V_{dc}$  を読み込み、判断 82 においてゼロクロス時刻から 45 度経過か 135 度経過かを調べ、45 度経過であれば処理を終了する。一方、135 度経過であれば、処理 83 へ進み、今回の直流電圧値と前回すなわち 45 度経過時の直流電圧との加算平均を行なう。次に処理 84 に進み、このようにして得られた平均値をもって、設定値  $V_{dc*}$  との差を演算し、処理 85 の補償演算へと進む。第一の実施形態と同じく、補償演算としては、誤差に「比例」したものと、誤差を「積分もしくは累積加算」したものとの和などが用いられる。次に、判断 86 において 2 つの直流電圧値の差を算出し、あらかじめ設定したしきい値と比較する。差がしきい値を上回っていれば処理 87 へと進み、差がしきい値を下回っていれば処理を終了する。処理 87 ではコンデンサの容量が低下している判断を下す。この判断により、警報もしくは停止などを行なう。

【0024】図 7、図 8 で示した実施形態でも、2 つの値を加算平均するというだけで、たかだか、電源周波数の 4 倍の周波数の時間刻みでの簡単な計算で直流電圧の平均値を検出することが可能になる。

【0025】次に、図 9 および図 10 を用いて、振り分け回路 39 の動作を説明する。図 9 は、発振回路 35 の出力と比較器 34 の出力 PWMout と、振り分け回路 39 の出力結果などを示す波形図である。入力電圧  $V_{ac}$  のゼロクロスになると、上アームのスイッチングと下アームスイッチングとを切り替える必要が発生し、図 9 では、下アームのスイッチングから上アームのスイッチングに切り替わる時の波形をあらわしている。すなわち、ゼロクロス時刻  $T_{zc}$  の直後において、上下の双方のアームが OFF である期間を設けている。図 9 では、離散時間的にチェックタイミング毎に判断され、 $t_k$  でゼロクロスを検出して下アームのスイッチング (PWM) を OFF し、次のチェックタイミング  $t_{k+1}$  で上アームのスイッチング (PWM) を開始する。

【0026】このような OFF 期間を設定しておくのはス

スイッチング素子3a、3bの特性に基づく。一般にスイッチング素子においてはONする時の方がOFFする時よりも速く動作する。このため、図1の構成のような上下アームの構成においては、一方のアームをOFFすると同時に残りのアームをONすると、OFFする方のアームがまだ完全にOFFしていないうちに残りのアームがONしてしまい、2つのアームが同時にONしている時間が生じる。同時にONすると、コンデンサ7の電荷を短絡することになり大電流が流れ、スイッチング素子の破壊を招く。このため、絶対に、同時にONしないようにしておく必要がある。

【0027】図10は、図9の制御動作を順序的に行なうためのフローチャートであり、この処理は、図9のチェックタイミング毎に動作するものとする。最初に判断91において、 $V_{ac}$ の立下がりのゼロクロスかどうかを調べる。立下がりのゼロクロスを検出したならば、判断92に進み、そうでなければ終了する。判断92では既に下アームのスイッチング(PWM)がOFFされているかどうかを調べ、既にOFFされていれば、処理93へすすみ、そうでなければ処理94へと進む。処理93では上アームのスイッチングをONし、処理94では下アームのスイッチングをOFFし、それぞれ処理を終える。この方法によれば、チェックタイミング周期の期間は双方ともOFFにできることになり、スイッチング素子のばらつきを含めて、十分安全な値になる。

【0028】以上のように、本発明によれば、下記に述べるような効果が得られる。

(1) 入力電圧情報を小型でかつ低損失にて検出し、演算負荷を少なくして、安定な電圧制御が実現できる。

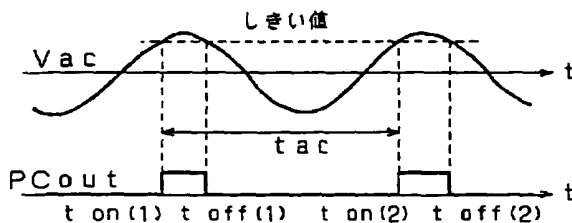
(2) 簡単な演算で中間コンデンサ容量の低下を検出できる。

(3) 回路損失の少ないコンバータであり、かつ回路信頼性を簡単な方法で高めることができる。

【0029】また、上記実施の形態では、電圧極性検出手段をフォトカプラを用いた構成としたが、これに限らず、電圧の極性が検出できれば他の方法を用いても良い。

【0030】

【図3】



【発明の効果】以上述べたところから明かなように本発明は、回路上、主回路電流の通過素子数を減らし、回路損失を低減し、効率向上を目指すと共に、主回路の損失のみではなく、簡単なる構成にて、検出回路の小型化・低損失化を実現させ、かつ、回路の高信頼性を得ることができるという長所を有する。

【図面の簡単な説明】

【図1】本発明にかかるコンバータ回路の実施形態を示す構成図

【図2】同実施の形態における制御回路の処理ブロック図

【図3】上記図2における正弦波発生手段の動作を示す波形図

【図4】上記図2における正弦波発生手段の動作を示す波形図

【図5】上記図2における出力電圧検出手段の動作を示す波形図

【図6】上記図5における出力電圧制御の処理手順を示すフローチャート

【図7】上記図2における出力電圧検出手段の動作を示す波形図

【図8】上記図5における出力電圧制御の処理手順を示すフローチャート

【図9】図2における振り分け手段の動作原理を示す波形図

【図10】図2における振り分け手段の動作処理を示すフローチャート

【図11】従来のコンバータ回路を示す構成図

【図12】従来例における制御回路の処理ブロック図

【図13】従来の低損失コンバータ回路を示す構成図

【符号の説明】

1 交流電源

2a、2b 整流ダイオード

3a、3b スwitchング素子

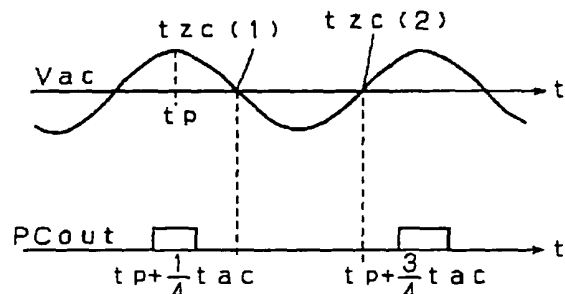
4a、4b 高速ダイオード

10 制御回路

11 フォトカプラ

36 正弦波発生手段

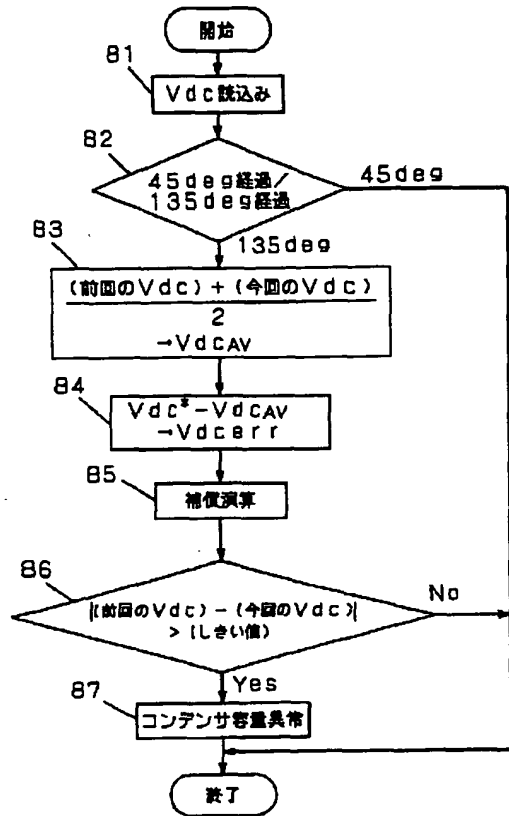
【図4】



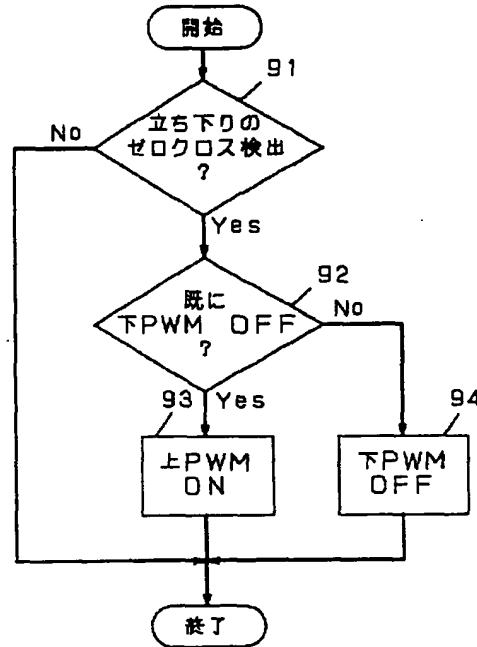




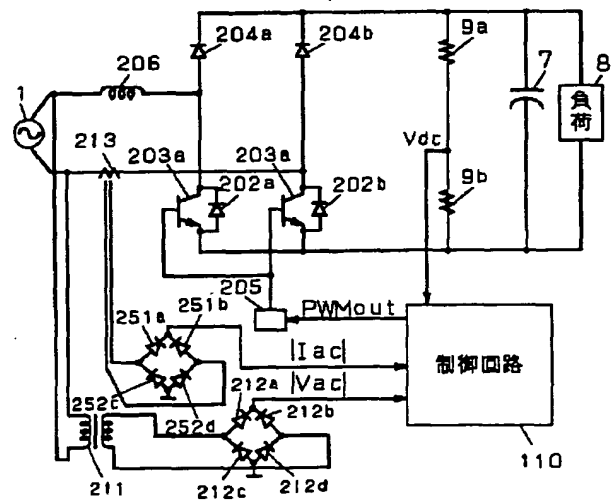
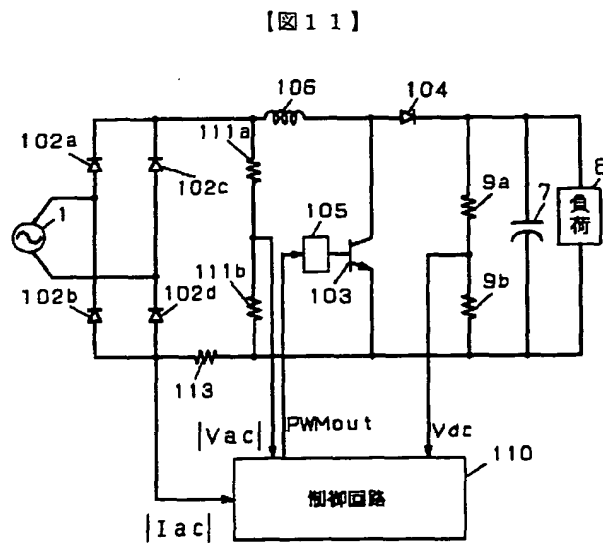
【図8】



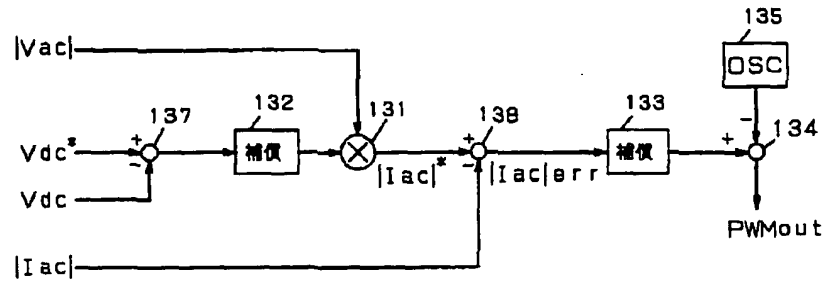
【図10】



【図13】



【図12】



フロントページの続き

(72)発明者 小川 正則

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 5H006 AA02 CA01 CA07 CB01 CB08

CC02 CC08 DA04 DB07 DC02

DC05